

特開平4-271546

(43) 公開日 平成4年(1992)9月28日

(51) Int.Cl.³

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 L 12/56

8529-5K

H 0 4 L 11/20

1 0 2 A

8529-5K

1 0 2 B

審査請求 未請求 請求項の数2(全5頁)

(21) 出願番号

特願平3-32571

(22) 出願日

平成3年(1991)2月27日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 伊藤 敦夫

東京都港区芝五丁目7番1号日本電気株式会社内

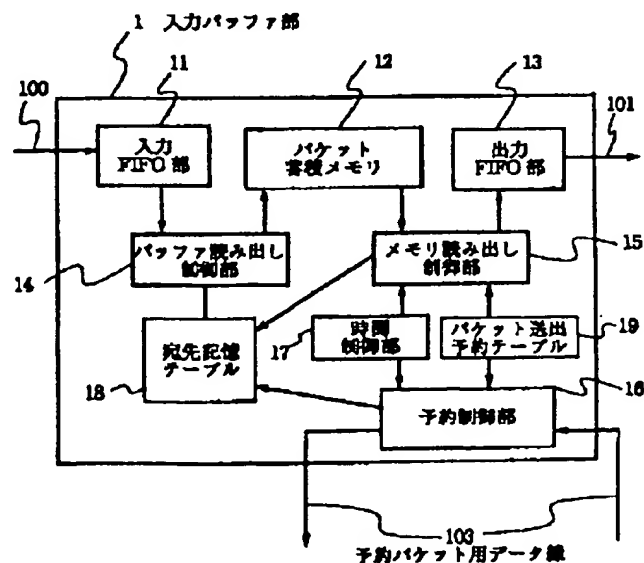
(74) 代理人 弁理士 内原 晋

(54) 【発明の名称】 入力キューイング型パケット処理装置の競合制御方式

(57) 【要約】

【目的】 ノンブロック型のスイッチの各入線にキューを設けたパケット処理装置のスイッチ処理の効率低下と、入線による予約の不公平とを防止する。

【構成】 スイッチ部2の各入線100 対応の各入力バッファ部1間を予約パケット用データ線103 でループ状に接続し、各出線102 対応の予約パケットを巡回させる。各入力バッファ部1は、入力パケットをパケット蓄積メモリ12に蓄積し、その宛先をバッファ読み出し制御部14により識別し、予約制御部16により対応する出線を予約パケットに予約し、予約状況をパケット送出予約テーブル19に予約する。メモリ読み出し制御部15は、予約した時刻になると、該当するパケットをパケット蓄積メモリ12から読み出し、スイッチ部2に送出し、所望の出線102に出力する。



【特許請求の範囲】

【請求項1】 対応する入線に入力されたパケットを一
時格納する複数の入力バッファ部と、この各入力バッ
ファ部のそれぞれからの前記パケットを所望の出線に出力
するノンブロック型のスイッチ部とを有するパケット処
理装置の競合制御方式において、前記各入力バッファ部
を予約パケット送受用リンクでループ状に接続し、前記
各入力バッファ部のそれぞれに、パケットを一時的に蓄
積しておくためのパケット蓄積メモリと、前記入線から
の入力パケットを受信し前記パケット蓄積メモリに書き
込み、同時に、その宛先を解析し、前記パケット蓄積メ
モリのアドレスとともに記憶する受信制御手段と、前記
予約パケット送受用リンクを介して隣接する前段の入力
バッファ部から前記出線対応の予約パケットを受信し、
前記受信制御手段に記憶された前記宛先及び前記アドレ
スを参照し予約できるパケットがある場合に前記予約パ
ケットに予約し、この予約パケットを隣接する次段の入
力バッファ部に前記予約パケット送受用リンクを介して
送出するとともに、予約された前記パケットの送出時
刻、出力すべき出線及び前記アドレス等のパケット送出
予約状況保持する予約制御手段と、前記予約制御手段
に保持された前記パケット送出予約状況を参照し送出す
べきパケットを前記パケット蓄積メモリから読み出し前
記スイッチ部に送出する送信制御手段とを備え、ある出
線、ある時刻に対するパケット送出を予約するための前
記出線の総本数だけ存在する前記予約パケットを前記各
入力バッファ部が共有して1つずつ持ち回り並行に予約
を行なうことを特徴とする入力キューイング型パケット
処理装置の競合制御方式。

【請求項2】 前記受信制御手段が、前記入線からの入力
パケットを自入力バッファ部のタイミングで扱うために
一時的に蓄積しておくための入力FIFO部と；前記入
力パケットの宛先および前記パケット蓄積メモリのアド
レスを記憶しておく宛先記憶テーブルと；前記入力FIFO
部から前記入力パケットを読み出し、その宛先を解
析し、前記パケット蓄積メモリにこのパケットを書き込
み、前記宛先記憶テーブルに解析した前記入力パケット
の宛先および前記パケット蓄積メモリの該当アドレスを
書き込むバッファ読み出し制御部とからなり、前記予約
制御手段が、パケットの送出予約状況を保持するパケッ
トの送出予約テーブルと；時刻を通知するための時間制
御部と；前記前段の入力バッファ部から前記予約パケッ
トを受け取り、前記宛先記憶テーブルを参照し、予約で
きるパケットがある場合に予約パケットに予約を行な
い、前記パケット送出予約状況を前記パケット送出予約
テーブルに書き込み、予約後に前記予約パケットを前記
次段の入力バッファ部に渡す予約制御部とからなり、前
記送信制御手段が、自入力バッファ部と前記スイッチ部
とのタイミングを合わせるための出力FIFO部と；前
記パケット送出予約テーブルと前記時間制御部による現

時刻とから、送出すべきパケットを前記宛先記憶テー
ブルを通じて前記パケット蓄積メモリから読み出し、前記
出力FIFO部に書き込むメモリ読み出し制御部とから
なることを特徴とする請求項1記載の入力キューイン
グ型パケット処理装置の競合制御方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、スイッチ内でのパケッ
トの競合を避けるために、ノンブロック型のスイッチの
各入線側に入力バッファ（キュー）を設け、パケットが
一定時間で処理されるパケット処理装置の競合制御方
式に関する。

【0002】

【従来の技術】 従来、この種のパケット処理装置の競合
制御方式としては、入力バッファに最初に到着したパケ
ット同志で競合制御を行ない入力バッファからスイッ
チへパケットが送出可能かどうかを決定したり（文献1参
照）、入力ポートに固定の順番を設け、順番に従って所
望の出線に送出したいパケットが存在する場合はパケッ
ト送出の予約を行なう方法があった（文献2参照）。

【0003】 文献1：J.Y.Hui and E.Arthurs：“Abroad
band packet switch for integrated transport”，IEE
EJSAC, 5, 8, pp.1264-1273, Oct, 1988

文献2：H.Obara and T.Yasushi：“High speed transpo
rt processor for broad-band burst transport syste
m”，ICC '88, pp922-927, June, 1988

【発明が解決しようとする課題】 しかしながら、上述し
た従来のパケット処理装置の競合制御方式は、競合制御
を行なうことによってスイッチのスループットが低下し
たり（文献1参照）、競合制御によって生じる入力ポー
トによる制御の非対称性を克服するために、競合制御の
順番を変更するなどの処理が必要であった（文献2参
照）。

【0004】

【課題を解決するための手段】 本発明の入力キューイン
グ型パケット処理装置の競合制御方式は、対応する入線
に入力されたパケットを一時格納する複数の入力バッ
ファ部と、この各入力バッファ部のそれぞれからの前記パ
ケットを所望の出線に出力するノンブロック型のスイッ
チ部とを有するパケット処理装置の競合制御方式におい
て、前記各入力バッファ部を予約パケット送受用リンク
でループ状に接続し、前記各入力バッファ部のそれぞれ
に、パケットを一時的に蓄積しておくためのパケット蓄
積メモリと、前記入線からの入力パケットを受信し前記
パケット蓄積メモリに書き込み、同時に、その宛先を解
析し、前記パケット蓄積メモリのアドレスとともに記憶
する受信制御手段と、前記予約パケット送受用リンクを
介して隣接する前段の入力バッファ部から前記出線対応
の予約パケットを受信し、前記受信制御手段に記憶され
た前記宛先及び前記アドレスを参照し予約できるパケッ

トがある場合に前記予約バケットに予約し、この予約バケットを隣接する次段の入力バッファ部に前記予約バケット送受用リンクを介して送出するとともに、予約された前記バケットの送出時刻、出力すべき出線及び前記アドレス等のバケット送出予約状況を保持する予約制御手段と、前記予約制御手段に保持された前記バケット送出予約状況を参照し送出すべきバケットを前記バケット蓄積メモリから読み出し前記スイッチ部に送出する送信制御手段とを備え、ある出線、ある時刻に対するバケット送出を予約するための前記出線の総本数だけ存在する前記予約バケットを前記各入力バッファ部が共有して1つずつ持ち回り並行に予約を行なう構成である。

【0005】また、上記構成において、前記受信制御手段が、前記入線からの入力バケットを自入力バッファ部のタイミングで扱うために一時的に蓄積しておくための入力FIFO部と；前記入入力バケットの宛先および前記バケット蓄積メモリのアドレスを記憶しておく宛先記憶テーブルと；前記入入力FIFO部から前記入入力バケットを読み出し、その宛先を解析し、前記バケット蓄積メモリにこのバケットを書き込み、前記宛先記憶テーブルに解析した前記入入力バケットの宛先および前記バケット蓄積メモリの該当アドレスを書き込むバッファ読み出し制御部とからなり、前記予約制御手段が、バケットの送出予約状況を保持するバケットの送出予約テーブルと；時刻を通知するための時間制御部と；前記前段の入力バッファ部から前記予約バケットを受け取り、前記宛先記憶テーブルを参照し、予約できるバケットがある場合に予約バケットに予約を行ない、前記バケット送出予約状況を前記バケット送出予約テーブルに書き込み、予約後に前記予約バケットを前記次段の入力バッファ部に渡す予約制御部とからなり、前記送信制御手段が、自入力バッファ部と前記スイッチ部とのタイミングを合わせるための出力FIFO部と；前記バケット送出予約テーブルと前記時間制御部による現時刻とから、送出すべきバケットを前記宛先記憶テーブルを通じて前記バケット蓄積メモリから読み出し、前記出力FIFO部に書き込むメモリ読み出し制御部とからなる構成としてもよい。

【0006】

【実施例】本発明について、図面を参照しながら説明を行なう。

【0007】本発明の一実施例のブロック図を図1に示す。1はバケット処理装置の入線対応に設けられた入力バッファ部であり、2はノンブロック型のスイッチ部である。100はバケット処理装置へのバケットの入線であり、101は入力バッファ部1からスイッチ部2へのバケットのデータ線であり、102はバケット処理装置のバケットの出線である。103は各入力バッファ部1間をループ状に相互に接続している予約バケット用データ線である。

【0008】次に、図1の入力バッファ部1のブロック

図を図2に示す。入力FIFO部11は、到着バケットを入力バッファ部1内のタイミングに合わせて処理するためのFIFOである。バケット蓄積メモリ12は、入力バケットを一時的に蓄積するためのメモリである。出力FIFO部13は、入力バッファ部1とスイッチ部2とのデータ授受のタイミングを合わせるためのFIFOである。バッファ読み出し制御部14は、入力FIFO部11からバケットを読み取る制御を行なうと共に、このバケットをバケット蓄積メモリ12に書き込む処理、読み取られたバケットの宛先を解析し、宛先記憶テーブル18にバケットの宛先及びバケット蓄積メモリに該当バケットが書き込まれているアドレスを書き込む処理を行なう。時間制御部17は、1バケットがスイッチ内で扱われる単位時間を基準とした時間をメモリ読み出し制御部15、予約制御部16に対して示す。予約制御部16は、隣接する入力バッファ部1からの予約バケットを受け取り、宛先記憶テーブル18を参照して予約バケットにバケット送出予約を行なうと共に、バケット送出予約テーブル19にバケットを送出する時刻及び宛先と、バケットがバケット蓄積メモリ12に格納されているアドレスとを書き込む。メモリ読み出し制御部15は、時間制御部17からの時間情報を基にバケット送出予約テーブル19を読み取り、送出バケットをバケット蓄積メモリ12から読み取って出力FIFO部13に書き込む。

【0009】図3は、予約バケットの一例である。予約バケットは、バケット処理装置の出線番号、バケットの予約状況がビットマップで記されているものとする。出線番号のビット長は、出線102の総本数に対応して設定する。本例は、4本の出線102のうち1番の出線102を指定する場合を示す。また、予約状況については、“0”が未予約、“1”が予約済みであるとする。ここで、予約状況が複数であるのは、現時刻を t としたときに $t+T$ （次回のバケット出力サイクル）から $t+nT$ （ n 回後のバケット出力サイクル）まで、複数のバケット出力機会についてそれぞれ予約状況が表されるものである。先に出力されるものから、紙面に向かって左側に書かれているものとする。このバケットを受け取った入力バッファ部1は、この予約バケットの出線番号と同じ番号の出線102へ出力すべきバケットがある場合、予約バケットの予約状況が許すかぎり複数のバケットの出力予約を行なうことができるとする。

【0010】以下に、図2、図3を参照しながら、競合制御の方式について述べる。

【0011】入力バッファ部1に入力されたバケットは、まず入力FIFO部11に入力される。その後、バッファ読み出し制御部14がバケットを読み出し、バケットの宛先を解析し、バケットをバケット蓄積メモリ12に書き込むと共に、バケットの所望の出線番号情報、バケットが格納されているバケット蓄積メモリ12のA

5

ドレス情報を宛先記憶テーブル18に書き込む。予約制御部19は、予約バケット用データ線103を介して、隣接する前段の入力バッファ部1の予約制御部16から図3で示すようなフォーマットを持った予約バケットを受け取り、宛先記憶テーブル18を参照しつつ、所望の出線102に送出すべきバケットがバケット蓄積メモリ12に存在するかどうかを判断する。もし有った場合は、予約バケットの予約領域が“0”となっていてところに“1”を書き込み、送出予約を行なうと共に、時間制御部17が示す現時刻と、予約バケットに“1”を書き込んだ位置によってバケットの送出を行なう時刻と、バケットの所望の出線番号と、該当バケットがバケット蓄積メモリ12に存在するアドレスとをバケット送出予約テーブル19に書き込んでおく。この処理と共に、予約バケット用データ線103を介して、予約バケットを隣接した次段の入力バッファ部1の予約制御部16に送信する。この予約バケットは各出線102対応にサイクル時間Tごとに全入力バッファ部1を一巡する。このように、バケットの予約は各入力バッファ部1の予約制御部16によって並行して行なわれ、これらの予約バケットを入力バッファ部で共有することによって競合の回避を行なう。

【0012】メモリ読み出し制御部15は、時間制御部17からの時間情報に従い、バケット送出予約テーブル19を参照してバケットをバケット蓄積メモリ12から読み出し、出力FIFO部13に書き込み、読み出したバケットに該当する情報を宛先記憶テーブル18から抹消する処理を行なう。出力FIFO部13はバケットを読み出し、スイッチ部2にバケットを送出する。

【0013】以上のように、予約バケットをすべての入力バッファ部1で持ち回ることにより、バケットの予約処理が並行に行なわれ、特定の出線102に出力したい

バケットの予約は、異なる入力バッファ部1でサイクルに行なわれることにより、入線100の位置によって予約の不公平が生じない。本バケット処理装置に同時に入力されるバケットはこのような予約処理により、スイッチ部2においてふくそうすることなく所望の出線102に出力される。

【0014】

【発明の効果】以上のように、本発明は競合調停が入線対応のバッファごとに分散／並行して行なわれることにより、スイッチの処理が効率良く行なわれ、入線によって予約の不公平が生じないという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例のブロック図である。

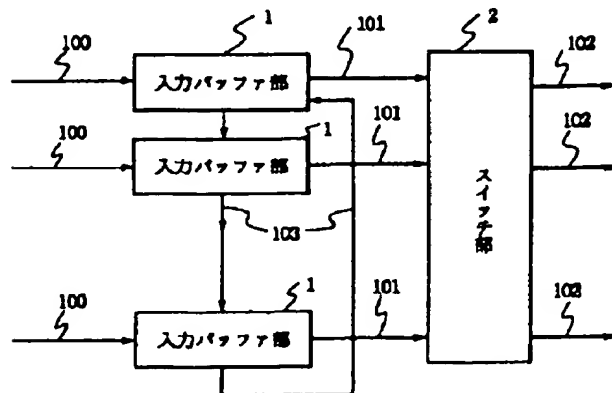
【図2】図1の入力バッファ部のブロック図である。

【図3】予約バケットの一例を示す図である。

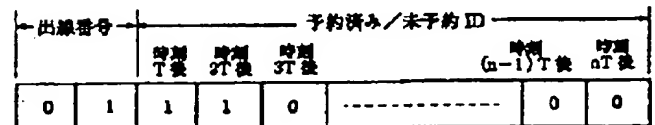
【符号の説明】

- 1 入力バッファ部
- 2 スwitch部
- 11 入力FIFO部
- 12 バケット蓄積メモリ
- 13 出力FIFO部
- 14 バッファ読み出し制御部
- 15 メモリ読み出し制御部
- 16 予約制御部
- 17 時間制御部
- 18 宛先記憶テーブル
- 19 バケット送出予約テーブル
- 100 入線
- 101 データ線
- 102 出線
- 103 予約バケット用データ線

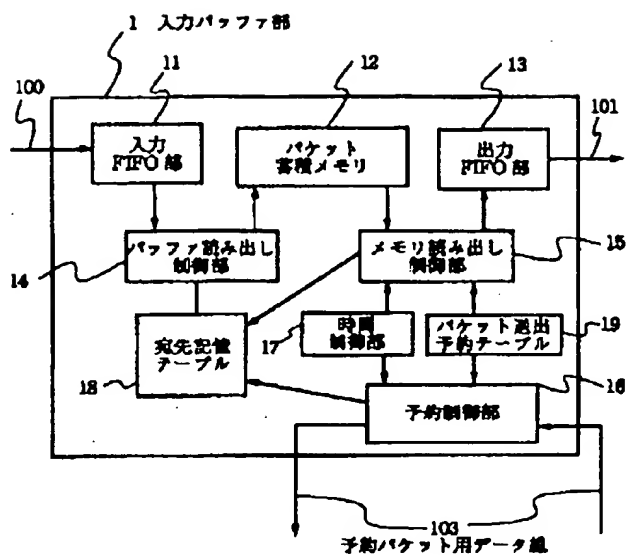
【図1】



【図3】



【図2】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-271546

(43)Date of publication of application : 28.09.1992

(51)Int.Cl.

H04L 12/56

(21)Application number : 03-032571

(71)Applicant : NEC CORP

(22)Date of filing : 27.02.1991

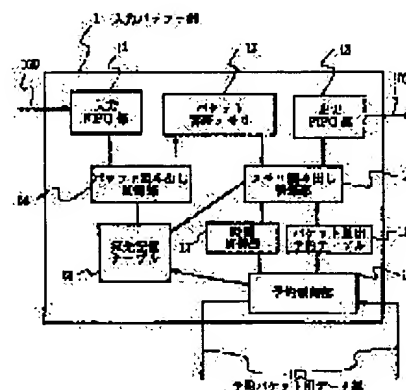
(72)Inventor : ITO ATSUO

(54) CONTENTION CONTROL SYSTEM FOR INPUT QUEUING TYPE PACKET PROCESSING UNIT

(57)Abstract:

PURPOSE: To prevent the deterioration in the efficiency of switch processing of a packet processing unit with a queue to each incoming line of a non-block switch and impartial reservation for incoming lines.

CONSTITUTION: Input buffer sections 1 each corresponding to each incoming line 100 of a switch section 2 are connected in a loop by a reservation packet data line 103 and a reservation packet corresponding to each outgoing line 102 is circulated in the loop. Each input buffer section 1 stores an input packet to a packet storage memory 12, a destination is identified by a buffer read control section 14 and an outgoing line corresponding to a reservation control section 16 is reserved to a reservation packet and the reservation state is reserved to a packet transmission reservation table 19. Upon the receipt of a reserved time, a memory read control section 15 reads a relevant packet from a packet storage memory 12 and sends it to the switch section 2 and the packet is outputted from a desired outgoing line 102.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office